

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月19日

出 願 番 号

Application Number:

特願2002-272471

[ST.10/C]:

[JP2002-272471]

出 願 人

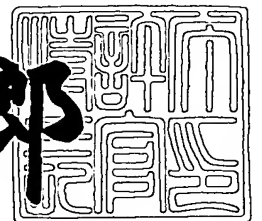
Applicant(s):

セイコーエプソン株式会社

2003年 6月18日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3047063

【書類名】 特許願

【整理番号】 J0092688

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/00

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 藤瀬 隆史

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

【代理人】

    【識別番号】 100110858

    【弁理士】

    【氏名又は名称】 柳瀬 睦肇

【選任した代理人】

    【識別番号】 100107526

    【弁理士】

    【氏名又は名称】 鈴木 直郁

【選任した代理人】

    【識別番号】 100110777

    【弁理士】

    【氏名又は名称】 宇都宮 正明

【選任した代理人】

    【識別番号】 100100413

    【弁理士】

    【氏名又は名称】 渡部 温

【手数料の表示】

    【予納台帳番号】 085672

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0014943

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体集積回路

【特許請求の範囲】

【請求項 1】 第 1 の電位を入力して、出力端子に電流を供給する第 1 の増幅回路と、

第 2 の電位を入力して、前記出力端子から電流を吸収する第 2 の増幅回路と、

前記第 1 の増幅回路が動作を開始してから所定の期間経過後に前記第 2 の増幅回路が動作を開始するように、前記第 2 の増幅回路を制御する制御回路と、  
を具備する半導体集積回路。

【請求項 2】 第 1 の電位よりも第 2 の電位が高くなるように第 1 及び第 2 の電位を生成する電位生成回路をさらに具備する請求項 1 記載の半導体集積回路。

【請求項 3】 前記第 1 の増幅回路が、第 1 の差動増幅器と出力段の P チャネルトランジスタとを含み、前記第 2 の増幅回路が、第 2 の差動増幅器と出力段の N チャネルトランジスタとを含む、請求項 1 又は 2 記載の半導体集積回路。

【請求項 4】 前記第 1 の増幅回路が、第 1 の制御信号に従って第 1 のモードにおいて前記出力段の P チャネルトランジスタをカットオフさせるトランジスタを含み、前記第 2 の増幅回路が、第 2 の制御信号に従って第 1 及び第 2 のモードにおいて前記出力段の N チャネルトランジスタをカットオフさせるトランジスタを含む、請求項 3 記載の半導体集積回路。

【請求項 5】 前記第 1 の増幅回路が、第 1 の制御信号に従って第 2 及び第 3 のモードにおいて前記第 1 の差動増幅器の差動対を構成する 2 つのトランジスタに電流を供給するトランジスタを含み、前記第 2 の増幅回路が、第 2 の制御信号に従って第 3 のモードにおいて前記第 2 の差動増幅器の差動対を構成する 2 つのトランジスタに電流を供給するトランジスタを含む、請求項 4 記載の半導体集積回路。

【請求項 6】 前記制御回路が、クロック信号をカウントすることにより、前記第 1 の増幅回路に供給される第 1 の制御信号の状態が変化してから所定の期間経過後に、前記第 2 の増幅回路に供給される第 2 の制御信号の状態を変化させ

る、請求項 1 ～ 5 のいずれか 1 項記載の半導体集積回路。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、プッシュプル方式により負荷に所定の電圧を供給するボルテージフォロア形式の電源回路を含む LCD ドライバ等の半導体集積回路に関する。

【 0 0 0 2 】

【従来の技術】

従来の LCD ドライバ等の電源回路においては、図 5 に示すようなプッシュプル方式を用いるものがあった。図 5 に示す電源回路は、出力段に P チャネルトランジスタを用いて高電位側の電源電位  $V_{DD}$  から出力端子に電流を供給する第 1 の増幅回路 100 と、出力段に N チャネルトランジスタを用いて出力端子から低電位側の電源電位  $V_{SS}$  に電流を吸収する第 2 の増幅回路 200 とを含んでいる。

【 0 0 0 3 】

これらの増幅回路 100 及び 200 には、低電位側の所定の電位  $V_L$  と高電位側の所定の電位  $V_H$  とを抵抗  $R_{10}$ 、 $R_{20}$ 、 $R_{30}$  によって分圧して得られた第 1 の電位  $V_{10}$  と第 2 の電位  $V_{20}$  とがそれぞれ入力されている。第 1 の増幅回路 100 には低い方の第 1 の電位  $V_{10}$  が入力され、第 2 の増幅回路 200 には高い方の第 2 の電位  $V_{20}$  が入力されるので、通常は、第 1 の増幅回路 100 の出力段の P チャネルトランジスタと第 2 の増幅回路 200 の出力段の N チャネルトランジスタとの両方が同時に動作することはない。

【 0 0 0 4 】

しかしながら、電源回路の動作開始時には、各部の電位が不安定であるため、第 1 の増幅回路 100 の出力段の P チャネルトランジスタと第 2 の増幅回路 200 の出力段の N チャネルトランジスタとの両方が同時に動作してしまう場合があり、このときに大電流が流れてしまうという問題があった。一方、抵抗  $R_{20}$  の値を大きくすることにより、第 1 の電位  $V_{10}$  と第 2 の電位  $V_{20}$  とのオフセットを大きくすると、電源回路の出力電圧が波を打ったように振動してしまうという問題があった。

## 【 0 0 0 5 】

ところで、日本国特許出願公開（特開）昭 6 1 - 7 9 3 1 2 号公報には、増幅器の出力に含まれる直流成分をウインドコンパレータに inputs し、あるレベルを超えた時に逐次比較レジスタを動作させてマルチプレクサに制御信号を送り、初段増幅器の共通ソース抵抗の midpoint を制御するオフセット調整手段を備えた直流増幅器が記載されている。

## 【 0 0 0 6 】

また、特開平 7 - 1 0 6 8 7 5 号公報には、差動トランジスタと、差動トランジスタの共通接続されたソース電極に接続された電流源のトランジスタと、これらに並列に接続された抵抗及び電流源のトランジスタと、抵抗の両端の電圧を基準電圧と比較して出力を 2 つの電流源のトランジスタに帰還する比較器とを備えた半導体集積回路が記載されている。

## 【 0 0 0 7 】

しかしながら、これらの文献において記載されている技術は、出力電位の DC オフセットを調整するためのものであり、出力段におけるプッシュプル動作を制御するものではない。

## 【 0 0 0 8 】

## 【発明が解決しようとする課題】

そこで、上記の点に鑑み、本発明は、プッシュプル方式により負荷に所定の電圧を供給する電源回路を含む半導体集積回路において、電源回路の動作開始時に出力段の P チャネルトランジスタから N チャネルトランジスタに大電流が流れるのを防止することを目的とする。

## 【 0 0 0 9 】

## 【課題を解決するための手段】

以上の課題を解決するため、本発明に係る半導体集積回路は、第 1 の電位を入力して、出力端子に電流を供給する第 1 の増幅回路と、第 2 の電位を入力して、出力端子から電流を吸収する第 2 の増幅回路と、第 1 の増幅回路が動作を開始してから所定の期間経過後に第 2 の増幅回路が動作を開始するように、第 2 の増幅回路を制御する制御回路とを具備する。

## 【 0 0 1 0 】

この半導体集積回路は、第 1 の電位よりも第 2 の電位が高くなるように第 1 及び第 2 の電位を生成する電位生成回路をさらに具備しても良い。

## 【 0 0 1 1 】

ここで、第 1 の増幅回路が、第 1 の差動増幅器と出力段の P チャネルトランジスタとを含み、第 2 の増幅回路が、第 2 の差動増幅器と出力段の N チャネルトランジスタとを含むようにしても良い。

## 【 0 0 1 2 】

その場合に、第 1 の増幅回路が、第 1 の制御信号に従って第 1 のモードにおいて出力段の P チャネルトランジスタをカットオフさせるトランジスタを含み、第 2 の増幅回路が、第 2 の制御信号に従って第 1 及び第 2 のモードにおいて出力段の N チャネルトランジスタをカットオフさせるトランジスタを含むようにしても良い。

## 【 0 0 1 3 】

さらに、第 1 の増幅回路が、第 1 の制御信号に従って第 2 及び第 3 のモードにおいて第 1 の差動増幅器の差動対を構成する 2 つのトランジスタに電流を供給するトランジスタを含み、第 2 の増幅回路が、第 2 の制御信号に従って第 3 のモードにおいて第 2 の差動増幅器の差動対を構成する 2 つのトランジスタに電流を供給するトランジスタを含むようにしても良い。

## 【 0 0 1 4 】

以上において、制御回路が、クロック信号をカウントすることにより、第 1 の増幅回路に供給される第 1 の制御信号の状態が変化してから所定の期間経過後に、第 2 の増幅回路に供給される第 2 の制御信号の状態を変化させるようにしても良い。

## 【 0 0 1 5 】

以上の様に構成した本発明によれば、プッシュプル方式により負荷に所定の電圧を供給する電源回路を含む半導体集積回路において、P チャネルトランジスタから出力端子に電流を供給する第 1 の増幅回路が動作を開始してから所定の期間経過後に、出力端子から N チャネルトランジスタに電流を吸収する第 2 の増幅回

路が動作を開始するようにして、電源回路の動作開始時に出力段のPチャネルトランジスタからNチャネルトランジスタに大電流が流れるのを防止することができる。

## 【 0 0 1 6 】

## 【発明の実施の形態】

以下、図面に基づいて、本発明の実施の形態について説明する。

図1は、本発明の一実施形態に係る半導体集積回路に含まれている電源回路の構成を示す図である。図1に示すように、この電源回路は、出力段にPチャネルトランジスタを用いて、第1の制御信号PS1バーに従って出力端子に電流を供給する第1の増幅回路10と、出力段にNチャネルトランジスタを用いて、第2の制御信号PS2に従って出力端子から電流を吸収する第2の増幅回路20と、第1の増幅回路10が動作を開始してから所定の期間経過後に第2の増幅回路20が動作を開始するように、第1の制御信号PS1バーに基づいて第2の制御信号PS2を生成する制御回路30とを含んでいる。

## 【 0 0 1 7 】

これらの増幅回路10及び20には、低電位側の所定の電位 $V_L$ と高電位側の所定の電位 $V_H$ とを抵抗R1、R2、R3によって分圧して得られた第1の電位 $V_1$ と第2の電位 $V_2$ とがそれぞれ入力されている。第1の増幅回路10には低い方の第1の電位 $V_1$ が入力され、第2の増幅回路20には高い方の第2の電位 $V_2$ が入力される。電源回路の動作開始時には、各部の電位が不安定であるため、第1の増幅回路10の出力段のPチャネルトランジスタと第2の増幅回路20の出力段のNチャネルトランジスタとの両方が同時に動作してしまうおそれがあるが、第1の増幅回路10を活性化してから所定の期間経過後に第2の増幅回路20を活性化することにより、これらの増幅回路10及び20に大電流が流れることを防止できる。

## 【 0 0 1 8 】

図2に、第1及び第2の増幅回路の具体的な回路例を示す。

第1の増幅回路10は、PチャネルトランジスタQP1、QP2及びNチャネルトランジスタQN3、QN4によって構成される差動増幅器と、この差動増幅



器の動作電流をオン／オフするためのNチャネルトランジスタQN5と、出力段のPチャネルトランジスタQP6と、出力段のトランジスタをカットオフするためのPチャネルトランジスタQP7と、位相補償用のコンデンサC1とを含んでいる。

## 【0019】

第1の制御信号PS1バーがローレベルのときには、トランジスタQN5がオフして差動増幅器の動作が停止すると共に、トランジスタQP7がオンして出力段のトランジスタQP6がカットオフ状態となる。一方、第1の制御信号PS1バーがハイレベルになると、トランジスタQN5がオンして差動増幅器が動作すると共に、トランジスタQP7がオフして出力段のトランジスタQP6が動作する。

## 【0020】

第2の増幅回路20は、NチャネルトランジスタQN1、QN2及びPチャネルトランジスタQP3、QP4によって構成される差動増幅器と、この差動増幅器の動作電流をオン／オフするためのPチャネルトランジスタQP5と、出力段のNチャネルトランジスタQN6と、出力段のトランジスタをカットオフするためのNチャネルトランジスタQN7と、位相補償用のコンデンサC2とを含んでいる。

## 【0021】

第2の制御信号PS2がハイレベルのときには、トランジスタQP5がオフして差動増幅器の動作が停止すると共に、トランジスタQN7がオンして出力段のトランジスタQN6がカットオフ状態となる。一方、第2の制御信号PS2がローレベルになると、トランジスタQP5がオンして差動増幅器が動作すると共に、トランジスタQN7がオフして出力段のトランジスタQN6が動作する。

## 【0022】

図3に、制御回路の具体的な回路例を示す。図3に示すように、制御回路30は、3つのフリップフロップ31～33を含んでいる。フリップフロップ31～33のリセット信号入力端子には、第1の制御信号PS1バーが供給される。パワーセーブモードにおいては、第1の制御信号PS1バーがローレベルとなって

おり、フリップフロップ 3 1 ~ 3 3 は、反転出力端子からハイレベルの信号を出力する。

## 【 0 0 2 3 】

図 4 は、図 3 に示す制御回路の動作を説明するためのタイミングチャートである。第 1 の制御信号 P S 1 バーがハイレベルとなり、パワーセーブモードが解除されると、安全動作モードに移行する。安全動作モードにおいて、フリップフロップ 3 1 は、入力されるクロック信号 C K を 2 分周して第 1 の分周クロック信号 C K 1 を出力し、フリップフロップ 3 2 は、第 1 の分周クロック信号 C K 1 を 2 分周して第 2 の分周クロック信号 C K 2 を出力する。また、フリップフロップ 3 3 は、第 2 の分周クロック信号 C K 2 の立ち上りエッジに同期して、反転出力端子から出力される第 2 の制御信号 P S 2 をローレベルとする。これにより、安全動作モードから通常動作モードに移行する。

## 【 0 0 2 4 】

図 2 ~ 図 4 を参照すると、パワーセーブモードにおいては、第 1 の制御信号 P S 1 バーがローレベル、第 2 の制御信号 P S 2 がハイレベルとなっているので、増幅回路 1 0 及び 2 0 においては、差動増幅器及び出力段のトランジスタが動作しない。安全動作モードに移行すると、第 1 の制御信号 P S 1 バーがハイレベルとなるが、第 2 の制御信号 P S 2 は依然としてハイレベルであるので、第 1 の増幅回路 1 0 は動作を開始するが、第 2 の増幅回路 2 0 は動作を開始しない。通常動作モードに移行すると、第 1 の制御信号 P S 1 バーがハイレベル、第 2 の制御信号 P S 2 がローレベルとなるので、増幅回路 1 0 及び 2 0 の両方が動作する。

## 【 0 0 2 5 】

このように、パワーセーブモードが解除された際に、増幅回路 1 0 及び 2 0 の動作開始時点をずらすことにより、第 1 の増幅回路 1 0 の出力段のトランジスタ Q P 6 から第 2 の増幅回路 2 0 の出力段のトランジスタ Q N 6 への短絡電流を防止できる。特に、出力端子の電位が立ち上がる際に、位相補償用のコンデンサ C 2 を介して第 2 の増幅回路 2 0 の出力段のトランジスタ Q N 6 のゲートに高電位が印加されるが、所定の期間だけトランジスタ Q N 7 をオンさせることにより、出力段のトランジスタ Q N 6 に過大な電流が流れることを防止できる。また、第

1 の電位  $V_1$  と第 2 の電位  $V_2$  とのオフセットを大きくする必要がないので、電源回路の出力電圧が波を打ったように振動してしまうという問題を解決することもできる。

【 0 0 2 6 】

【発明の効果】

以上述べた様に、本発明によれば、プッシュプル方式により負荷に所定の電圧を供給する電源回路を含む半導体集積回路において、電源回路の動作開始時に出力段の P チャンネルトランジスタから N チャンネルトランジスタに大電流が流れるのを防止することができる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態に係る半導体集積回路に含まれている電源回路の構成を示す図である。

【図 2】

図 1 に示す第 1 及び第 2 の増幅回路の具体的な回路例を示す回路図である。

【図 3】

図 1 に示す制御回路の具体的な回路例を示す回路図である。

【図 4】

図 3 に示す制御回路の動作を説明するためのタイミングチャートである。

【図 5】

従来の電源回路の構成を示す図である。

【符号の説明】

1 0、2 0、1 0 0、2 0 0 増幅回路

3 0 制御回路

3 1 ~ 3 3 フリップフロップ

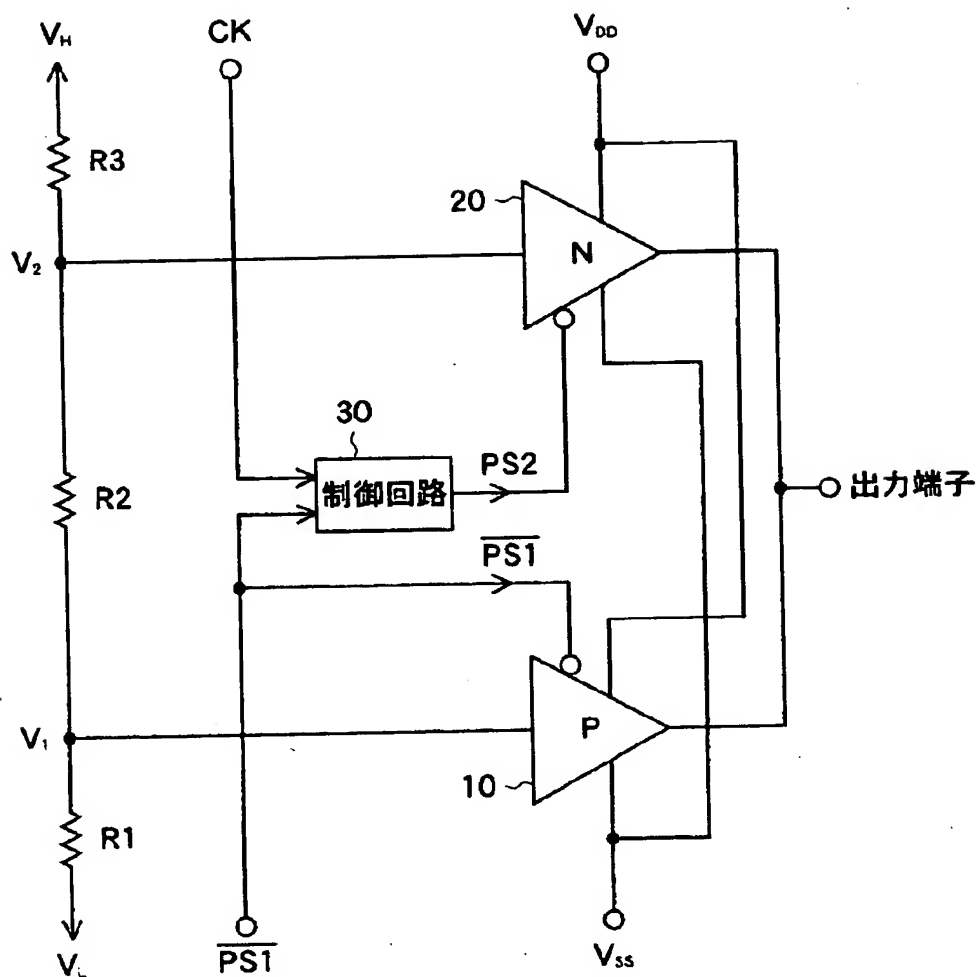
R 1 ~ R 3、R 1 0 ~ R 3 0 抵抗

Q P 1 ~ Q P 7 P チャンネルトランジスタ

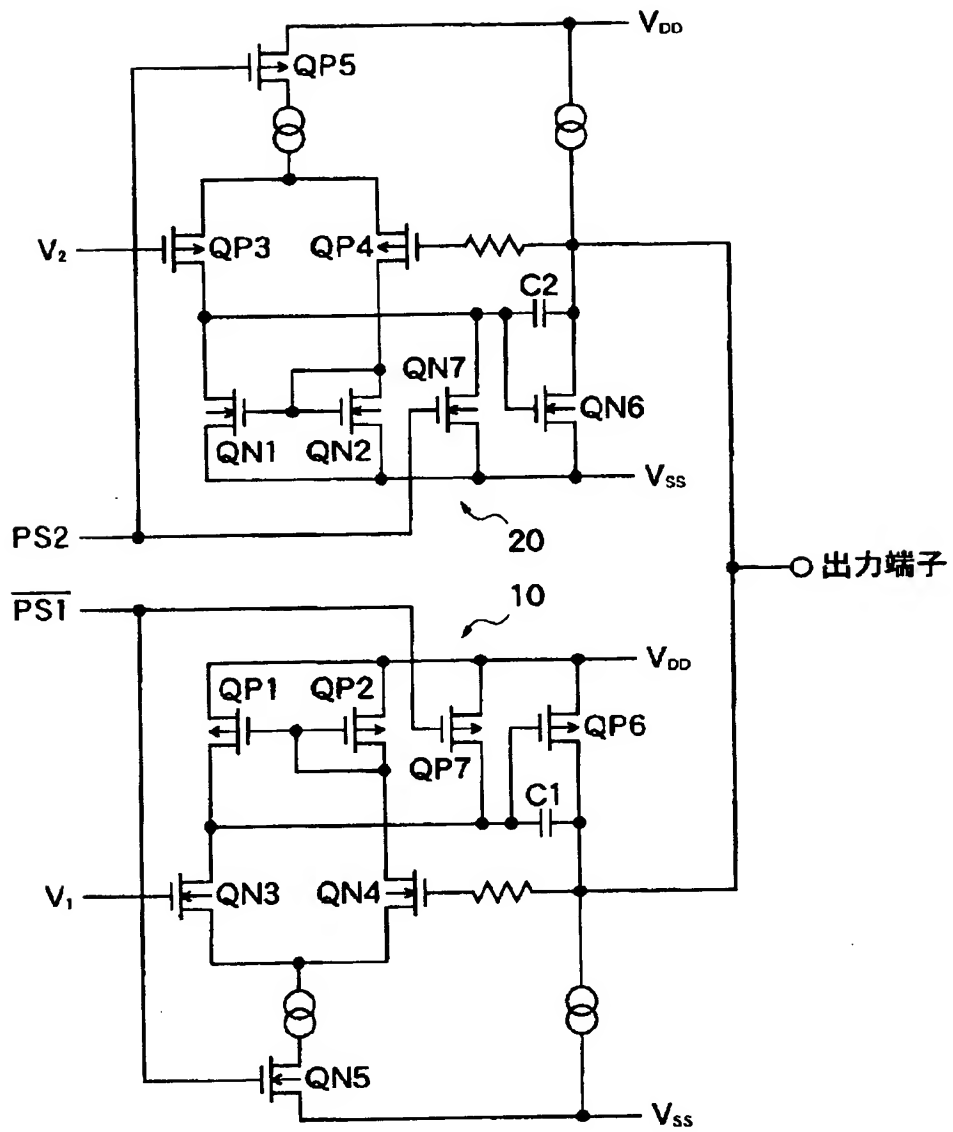
Q N 1 ~ Q N 7 N チャンネルトランジスタ

【書類名】 図面

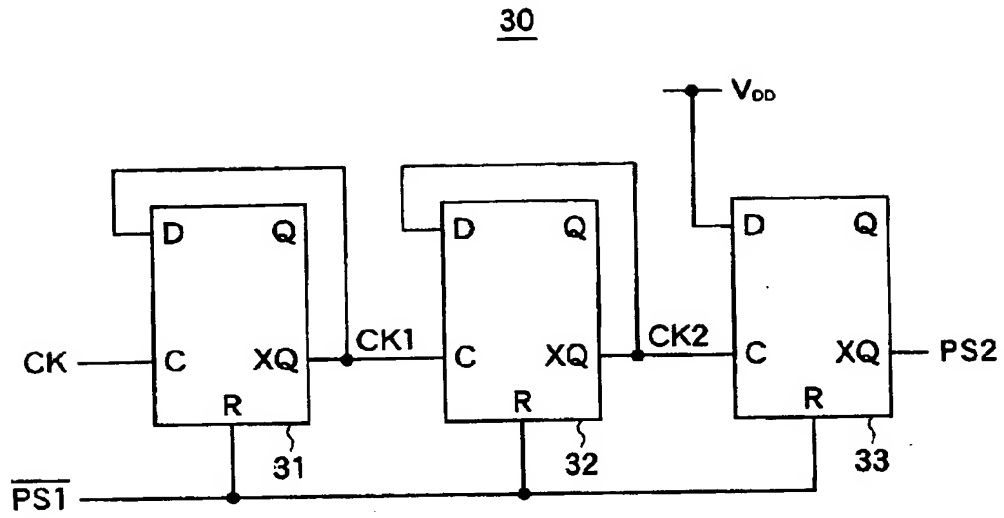
【図 1】



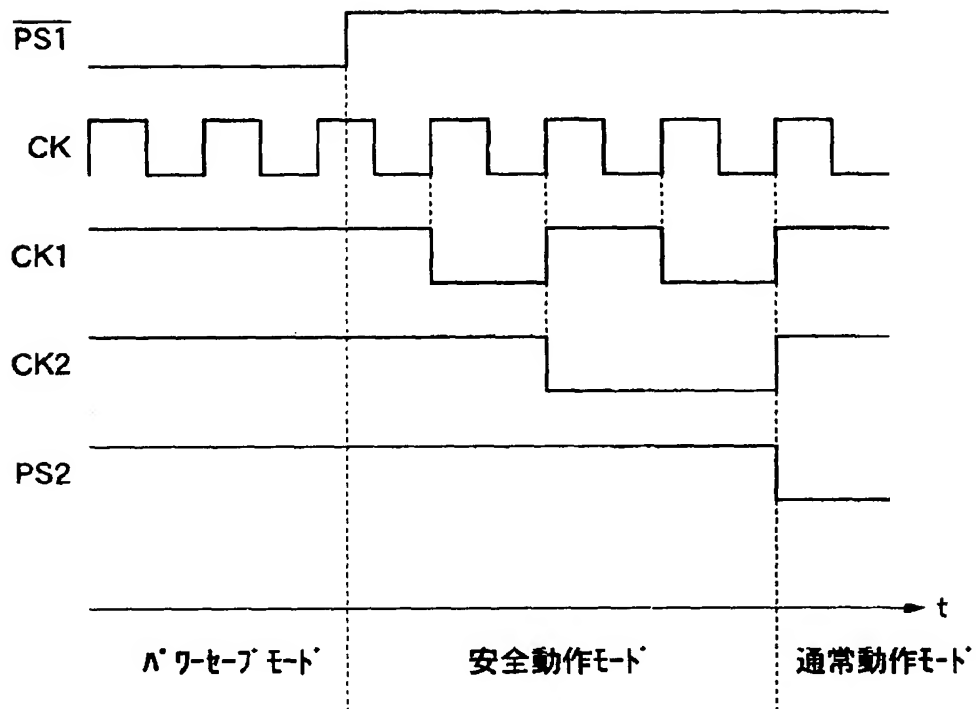
【図 2】



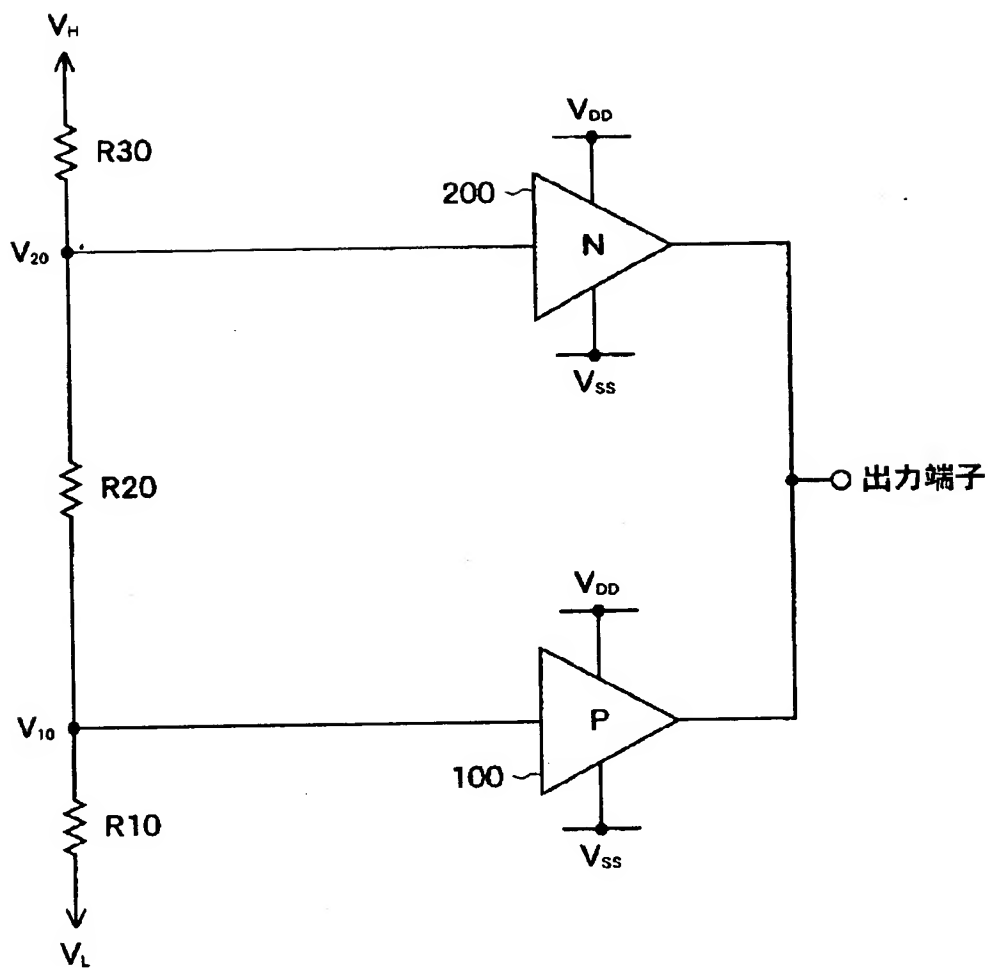
【図 3】



【図 4】



【図 5】





【書類名】 要約書

【要約】

【課題】 プッシュプル方式により負荷に所定の電圧を供給する電源回路を含む半導体集積回路において、電源回路の動作開始時に出力段のPチャネルトランジスタからNチャネルトランジスタに大電流が流れるのを防止する。

【解決手段】 この半導体集積回路は、第1の電位を入力して、出力端子に電流を供給する第1の増幅回路10と、第2の電位を入力して、出力端子から電流を吸収する第2の増幅回路20と、第1の増幅回路が動作を開始してから所定の期間経過後に第2の増幅回路が動作を開始するように、第2の増幅回路を制御する制御回路30とを具備する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2002-272471
受付番号	50201399701
書類名	特許願
担当官	第五担当上席 0094
作成日	平成14年 9月20日

<認定情報・付加情報>

【提出日】	平成14年 9月19日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日  
[変更理由] 新規登録  
住 所 東京都新宿区西新宿2丁目4番1号  
氏 名 セイコーエプソン株式会社